

Encadrants :

Prof. Laurent Simon
www.labri.fr/~lsimon
lsimon@labri.fr
LaBRI

Dr. Alexandre Denis
people.bordeaux.inria.fr/adenis/
alexandre.denis@inria.fr
INRIA

Sujet:

Profiter des architectures de type Many Integrated Components (Xeon Phi) pour la résolution efficace du problème SAT: vers de nouvelles solutions.

Financement

- Stage sur un projet ANR
- Poursuite en thèse possible/souhaité (via un financement propre ANR)

Sujet Détaillé

Le résolution du problème SAT (Satisfiabilité d'une formule logique en logique propositionnelle) a connu des progrès considérables ces dernières années, malgré une quasi impossibilité théorique (SAT est l'archétype des problèmes NP-Complets). Ces progrès, illustrés notamment par les performances du SAT solveur Glucose co-développé au LaBRI, se heurtent pourtant depuis quelques années aux nouveaux modèles architecturaux des machines. Il est en effet difficile d'exploiter au mieux les architectures parallèles, voire massivement parallèles, des machines récentes.

Dans ce stage, nous proposons d'étudier la programmation efficace d'un SAT solveur massivement parallèle sur des architectures de type Many Integrated Components comme les Xeon Phi. Cette parallélisation pose d'énormes problèmes car le partage mémoire des clauses apprises lors de la résolution SAT n'est que partiellement possible. Les accès mémoires sont critiques et une étude approfondie des limitations de l'algorithmique SAT actuelle dans un contexte MIC doit être conduite. Il est ainsi possible que l'état de l'art des algorithmes efficaces en séquentiel n'ait que peu de choses en commun avec l'état de l'art sur de telles architectures.

Un bon niveau en programmation / connaissances architecturales est nécessaire pour pouvoir mettre à l'épreuve des tests les idées proposées.

N'hésitez pas à prendre contact avec L. Simon / A. Denis pour de plus amples informations.

En savoir plus sur SAT :



Page des stages autour de SAT

